

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-167738

(43) 公開日 平成8年(1996)6月25日

(51) Int.Cl.⁶

H01L 33/00

識別記号

序内整理番号

F I

技術表示箇所

E

審査請求 未請求 請求項の数 3 F D (全 5 頁)

(21) 出願番号 特願平6-332946

(22) 出願日 平成6年(1994)12月14日

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 大塚 康二

埼玉県新座市北野3丁目6番3号 サンケ

ン電気株式会社内

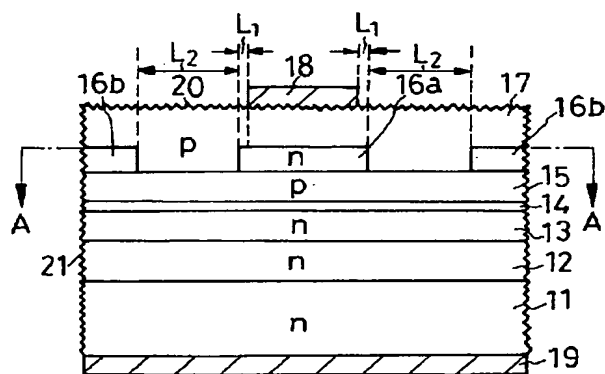
(74) 代理人 弁理士 高野 則次

(54) 【発明の名称】 半導体発光素子

(57) 【要約】

【目的】 小電流領域から大電流領域まで発光効率が比較的高い発光ダイオードを提供する。

【構成】 基板層11、バッファ層12、n形クラッド層13、活性層14、p形クラッド層15、第1及び第2の電流ブロック層16a、16b、コンタクト層17から成る半導体基板の下面にカソード電極19、上面の中央にアノード電極18を形成する。第1の電流ブロック層16aはアノード電極18の下に配置する。第2の電流ブロック層16bは側面21に露出するように環状に形成する。上面20及び側面21を粗面化する。



【特許請求の範囲】

【請求項 1】 少なくとも第 1 導電形のクラッド層と活性層と前記第 1 導電形と反対の第 2 導電形のクラッド層と第 1 導電形の電流ブロック層と第 2 導電形のコンタクト層とが順に配置された半導体基板と、前記半導体基板の一方の主面で前記コンタクト層に接続された第 1 の電極と、前記半導体基板の他方の主面に配設され且つ前記第 1 導電形のクラッド層に電氣的に接続された第 2 の電極とを備えた半導体発光素子において、

前記第 1 の電極は前記半導体基板の一方の主面の中央部分に設けられ、

前記電流ブロック層は第 1 及び第 2 の電流ブロック層から成り、

前記第 1 の電流ブロック層は平面的に見て前記第 1 の電極と重なり合う部分を有するように配置され、

前記第 2 の電流ブロック層は平面的に見て前記コンタクト層を介して前記第 1 の電流ブロック層を包囲し且つ前記半導体基板の側面に露出するように形成されていることを特徴とする半導体発光素子。

【請求項 2】 少なくとも前記半導体基板の側面の光放射領域が粗面に形成されていることを特徴とする半導体発光素子。

【請求項 3】 少なくとも前記半導体基板の側面及び前記一方の主面の光放射領域が粗面に形成されていることを特徴とする請求項 2 記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体発光素子に関し、更に詳細には半導体発光素子の発光効率向上を実現するための構造に関する。

【0002】

【従来の技術】 例えば AlGaInP から成る活性層をクラッド層によって挟んだダブルヘテロ構造部を備えた半導体発光ダイオードは公知である。この種の発光ダイオードは図 1 に示すように、n 形（第 1 導電形）GaAs 基板層 1 と n 形 GaAs バッファ層 2 と n 形 AlGaInP クラッド層 3 と AlGaInP 活性層 4 と p 形（第 2 導電形）AlGaInP クラッド層 5 と n 形 AlGaInP 電流ブロック層 6 と p 形 AlGaAs コンタクト層 7 が順次に積層された半導体基板と、コンタクト層 7 の上面に形成されたアノード電極（第 1 の電極）8 と、GaAs 基板層 1 の下面に形成されたカソード電極（第 2 の電極）9 とから成る。なお、電流ブロック層 6 は p 形クラッド層 5 の上に部分的に形成され、平面的に見てアノード電極 8 の下方に形成されている。この電流ブロック層 6 はアノード電極 8 から流れる電流を素子の周辺側に拡げて光の取り出し効率を向上させるように機能する。即ち、もし、電流ブロック層 6 が形成されない構造とすると、電極 8 から流れる電流はコンタクト層 7 及びクラッド層 5 ではあまり拡がらず、電極 8 の直下の

活性層 4 に注入され、主たる発光領域がアノード電極 8 の直下に生じる。このように発光領域がアノード電極 8 の直下に生じると、発光領域で発生した光がアノード電極 8 によって遮られて光取り出し効率が小さくなる。これに対し、電流ブロック層 6 を図 1 に示すように形成すると、電流 I は矢印で示すように電流ブロック層 6 の外側に流れ、主たる発光領域が平面的に見てアノード電極 8 の外側に移動する。この結果、光取り出し効率の向上が実現される。

【0003】

【発明が解決しようとする課題】 ところで、図 1 に示す半導体素子において、半導体基板の表面（側面／上面の光取り出し面）を粗面化すると、半導体発光素子とこれを被覆する封止体との界面における全反射が減少し、光を半導体素子の外部に効率良く取り出すことができ、光取り出し効率が向上する。

【0004】 しかしながら、この素子表面の粗面化は光取り出し効率の向上が期待される一方、半導体基板の側面付近での非発光再結合の増大をもたらすため、期待される程に発光効率の向上が図れないのが実状であった。これを図 4 を参照して詳しく説明する。アノード電極 8 とカソード電極 9 との間の電流 I と発光の光度 L とを対数目盛で示す図 4 において、特性線 A は半導体基板の表面を粗面化しない通常の発光ダイオードの特性を示し、特性線 B は半導体基板の表面を粗面化した発光ダイオードの特性を示し、特性線 C は後述する本発明の実施例の発光ダイオードの特性を示す。粗面化しない発光ダイオードの特性線 A と粗面化した発光ダイオードの特性線 B との比較から明らかなように、粗面化すると大電流領域では、粗面化による光取り出し効果の増大の効果が発揮され、高光度化が可能であるが、比較的小電流の領域では、粗面化に伴う非発光再結合による影響の方が粗面化による光取り出し効率向上の効果よりも支配的となり、粗面化を行わない素子よりも光度は低下してしまう。今日では、この比較的小電流の領域での高光度化が特に望まれている。また、粗面化した素子で比較的小電流の領域での高光度化も図れるならば 1 つの粗面化した素子で幅広い用途に供することができ、好都合である。

【0005】 そこで、本発明の目的は、低電流領域の光度を高めることができる半導体発光素子を提供することにある。

【0006】

【課題を解決するための手段】 上記目的を達成するための本発明は、少なくとも第 1 導電形のクラッド層と活性層と前記第 1 導電形と反対の第 2 導電形のクラッド層と第 1 導電形の電流ブロック層と第 2 導電形のコンタクト層とが順に配置された半導体基板と、前記半導体基板の一方の主面で前記コンタクト層に接続された第 1 の電極と、前記半導体基板の他方の主面に配設され且つ前記第 1 導電形のクラッド層に電氣的に接続された第 2 の電極

とを備えた半導体発光素子において、前記第 1 の電極は前記半導体基板の一方の主面の中央部分に設けられ、前記電流ブロック層は第 1 及び第 2 の電流ブロック層から成り、前記第 1 の電流ブロック層は平面的に見て前記第 1 の電極と重なり合う部分を有するように配置され、前記第 2 の電流ブロック層は平面的に見て前記コンタクト層を介して前記第 1 の電流ブロック層を包囲し且つ前記半導体基板の側面に露出するように形成されていることを特徴とする半導体発光素子に係わるものである。なお、請求項 2 に示すように、半導体基板の側面を粗面化することが望ましい。また、請求項 3 に示すように、側面と主面の両方を粗面化することが望ましい。

【0007】

【発明の作用及び効果】各請求項の発明では、第 2 の電流ブロック層が半導体基板の側面に露出するように形成されているので、側面近傍に電流が実質的に流れない。半導体基板の側面近傍はダイシング等に基づく微小クラックを有し、非発光の再結合が生じるトラップを多く含む。従って、側面近傍に電流が流れても発光に寄与しない再結合が生じ、発光効率の低下を招く。これに対し、本発明では第 2 の電流ブロック層の働きで側面近傍に電流が流れないので、発光に寄与しない電流量が少なくなり、効率が良くなる。なお、請求項 2 に示す側面を粗面化すると、側面方向に放射された光の側面における全反射が阻止され、光の取り出し効率が良くなる。なお、粗面化することによって半導体基板の側面近傍にクラック等が生じ、発光に寄与しない再結合を起すトラップが多くなるが、第 2 の電流ブロック層によって側面近傍の電流が制限されているので、特に小電流領域での効率の低下を低減することができる。請求項 3 に示すように、主面も粗面化すると、ここでの全反射が防止され、特に大電流領域での効率を高めることができる。

【0008】

【実施例】以下、図 2 及び図 3 を参照して本発明の一実施例に係わる半導体発光素子即ち発光ダイオードについて説明する。図 2 に示す本実施例の発光ダイオード (LED) は、n 形 GaAs 基板層 11 と n 形 GaAs バッファ層 12 と n 形 AlGaInP クラッド層 13 と AlGaInP 活性層 14 と p 形 AlGaInP クラッド層 15 と第 1 及び第 2 の n 形 AlGaInP 電流ブロック層 16 a、16 b と p 形 AlGaAs コンタクト層 17 が順次に積層された半導体基板と、コンタクト層 17 の上面に形成されたアノード電極 (第 1 の電極) 18 と、基板層 11 の下面に形成されたカソード電極 (第 2 の電極) 19 とを有する。なお、図 2 の発光ダイオードの第 1 及び第 2 の電流ブロック層 16 a、16 b を除いた部分は図 1 と実質的に同一に構成されている。

【0009】アノード電極 18 は図 3 で鎖線で示すように、平面的に見てコンタクト層 17 の上面の中央部分に形成されており、略円形の平面形状を有する。なお、ア

ノード電極 18 の平面形状は円形に限られず、素子の平面形状に合わせて略四角形の平面形状としてもよい。コンタクト層 17 の上面のアノード電極 18 が形成されていない領域即ち平面的に見てアノード電極 18 を包囲する環状の領域は、光取り出し領域 20 となる。カソード電極 19 は GaAs 基板層 11 の下面全体に形成されているが、場合によってはその外縁を素子外縁から若干内側に離間させてもよい。

【0010】第 1 の電流ブロック層 16 a はアノード電極 18 に対向して配置され、第 2 の電流ブロック層 16 b は平面的に見て第 1 の電流ブロック層 16 a を離間して包囲するように配置されている。第 1 の電流ブロック層 16 a はアノード電極 18 と同一の円形の平面形状を有しており、平面的に見てその全周にわたってアノード電極 18 の外縁よりも外側に僅かに突き出ている。即ち、図 3 に示すように、平面的に見るとアノード電極 18 は第 1 の電流ブロック層 16 a の内側に包含される。アノード電極 18 の外縁と第 1 の電流ブロック層 16 a の外縁との間隔即ち第 1 の電流ブロック層 16 a のアノード電極 18 の直下からの突出幅 L_1 は、その全周にわたって等しくなっている。第 1 の電流ブロック層 16 a の上面及び側面はコンタクト層 17 に接してその界面に p n 接合を形成する。また、第 1 の電流ブロック層 16 a の下面は p 形 AlGaInP クラッド層 15 の上面に接してその界面に p n 接合を形成している。第 2 の電流ブロック層 16 b は図 3 に示すように、コンタクト層 17 を介して第 1 の電流ブロック層 16 a から離間して素子周辺側に環状に形成され、半導体基板の側面に露出している。なお、第 1 の電流ブロック層 16 a と第 2 の電流ブロック層 16 b との間隔 L_2 は、その全周にわたって等しくなっている。第 2 の電流ブロック層 16 b の上面と内周側側面はコンタクト層 17 に接して、その界面に p n 接合を形成している。また、第 2 の電流ブロック層 16 b の下面は p 形 AlGaInP クラッド層 15 に接してその界面に p n 接合を形成している。この結果、p 形 AlGaInP クラッド層 15 の上面は、コンタクト層 17 に環状に接している。第 1 及び第 2 の電流ブロック層 16 a、16 b の間の環状のコンタクト層 17 は電流通路となり、この上方は光取り出し上面 20 になっている。

【0011】半導体基板の側面 21 及び光取り出し上面 20 は好ましくは高さ $1 \sim 20 \mu\text{m}$ の範囲の微小の凹凸を有する粗面となっている。側面 21 の粗面加工はウェハをダイヤモンド製のシングルブレードの高速回転刃でダイシングし、このダイシング面を $\text{HCl} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 6 : 1 : 6$ のエッチング液でエッチングすることによって形成されている。なお、側面 21 の近傍領域はダイシング及び／又は粗面化のために発光に寄与しない再結合が生じる領域である。本発明に従う第 2 の電流ブロック層 16 b は側面 21 の近傍の非発光再結合領域

に対応して形成されている。半導体基板の上面20は、ここを特別に鏡面仕上しないことによって粗面化されている。

【0012】この発光ダイオード素子は、アノード電極18の直下に第1の電流ブロック層16aを有し、この第1の電流ブロック層16bを離間して包囲するように側面21に隣接して環状の第2の電流ブロック層16bを有する。このため、アノード電極18からカソード電極19に向って流れる電流は、第1の電流ブロック層16aと第2の電流ブロック層16bの間を通して活性層14へと流れ込む。この結果、主たる発光領域は第1の電流ブロック層16aと第2の電流ブロック層16bの間の直下に形成される。この主たる発光領域の上にはアノード電極18がないので、上方に取り出される光がアノード電極18によって遮られない。また、第2の電流ブロック層16bによって側面21の近傍に向う電流の流れが抑制されているので、側面21を粗面化することによって生ずる側面近傍での非発光再結合の増大の問題が解消されている。このため、表面を粗面化することによって光取り出し効率を向上させる効果が比較的小さい電流領域でも非発光再結合によって減殺されることなく良好に発揮される。勿論、大電流領域でもこの光取り出し効率の向上効果は良好に発揮される。結果として、図4の特性線Cに示すように小電流領域から大電流領域まで幅広い領域での高光度化が実現される。

【0013】なお、本実施例ではウエハのダイシング時において、側面（切断面）に光取り出し効率を向上するに適した粗面が形成され、これをそのまま全反射防止用の粗面として利用している。従って、製造プロセスの単純化が達成される。例えば、主面が粗面化したウエハを利用すれば実質的にプレーキング即ちダイシングのみで上面20及び側面21が光取り出し効率の向上に適した粗面を有する半導体チップが得られる。なお、主面が粗面化していないウエハを利用するときは、ダイシングした後素子表面（上面、側面）をエッチングすることによって粗面とすることができる。このとき、上面のみを選択的にエッチングしてもよい。

【0014】

【変形例】本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) p形AlGaInPクラッド層15が厚すぎたり、不純物濃度が高すぎたりすると、p形AlGaInPクラッド層15内において、電流が素子の平面方向に広がり易くなり、第2の電流ブロック層16bを形成した効果が損われてしまうおそれがある。従って、p形AlGaInPクラッド層15の厚みと不純物濃度はそれ

ぞれ $1\mu\text{m}$ 以下、 $5\times 10^{17}\text{cm}^{-3}$ 以下とすることが望ましい。即ち、実用的には、ND積（不純物濃度×厚み）を $5\times 10^{12}\text{cm}^{-2}$ 以下とするのが望ましいから、厚みを $0.5\mu\text{m}$ 程度としたときは不純物濃度を $1\times 10^{17}\text{cm}^{-3}$ 程度以下とすることが望ましい。

(2) p形AlGaInPクラッド層15の不純物濃度は電流の横方向広がり防止する点においては低濃度とする方が望ましいが、あるレベルまで低濃度とすると、p形AlGaInPクラッド層15の活性層14に対する電位障壁の高さが低くなるに伴うオーバーフローの影響が顕著となる。このような場合は、p形AlGaInPクラッド層15の活性層14側に部分的にその不純物濃度を高めた層（オーバーフロー抑制層）を形成するとよい。なお、オーバーフロー層はあまり薄いとオーバーフローを抑制する効果が十分に発揮されず、また、あまり厚いと電流の横方向広がりが生ずるので、 $100\sim 500$ オングストロームの範囲に設定するのが望ましい。

(3) 上面20を特別に粗面化しないで、側面21又は側面21の光放射領域のみを粗面化してもそれなりの効果を得ることができる。

(4) 第1の電流ブロック層16aはアノード電極18のほぼ下側に位置していればよく、また複数個に分割されていてもよい。第2の電流ブロック層16bは環状であることが望ましいが、実質的に環状であれば複数個に分割されていてもよい。

(5) 本発明に従う粗面は、例えば $1\sim 20\mu\text{m}$ の間隔で凹凸が点在しているもの、又はストライプ状、格子状等に凹凸が配置されているものでもよい。

【図面の簡単な説明】

【図1】従来の発光ダイオードを示す中央縦断面図である。

【図2】本発明の実施例の発光ダイオードを示す中央縦断面図である。

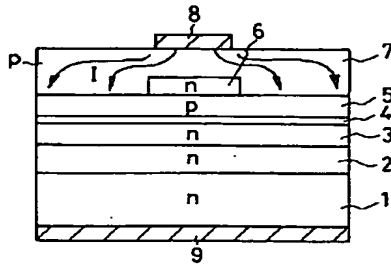
【図3】図2のA-A線を示す断面図である。

【図4】従来の発光ダイオードの表面を粗面化しないものとしたものと及び本発明の実施例の発光ダイオードの電流と光度の関係を示す特性図である。

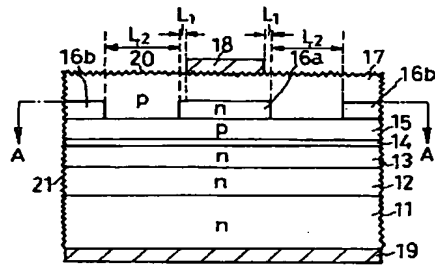
【符号の説明】

- 13 n形クラッド層
- 14 活性層
- 15 p形クラッド層
- 16a、16b 第1及び第2の電流ブロック層
- 17 コンタクト層
- 18 アノード電極

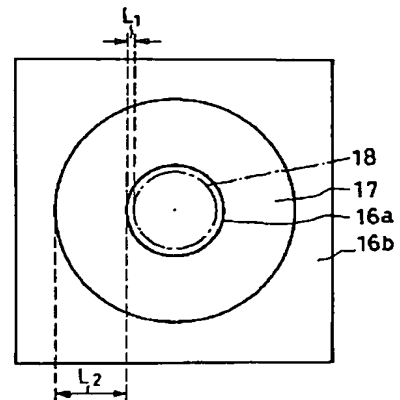
【図 1】



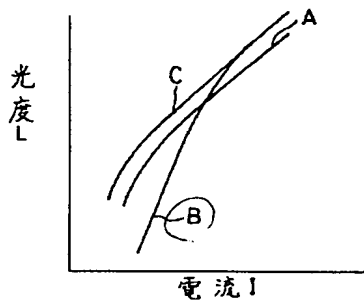
【図 2】



【図 3】



【図 4】



【手続補正書】

【提出日】平成 7 年 6 月 2 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】 少なくとも第 1 導電形のクラッド層と活性層と前記第 1 導電形と反対の第 2 導電形のクラッド層と第 1 導電形の電流ブロック層と第 2 導電形のコンタクト層とが順に配置された半導体基板と、前記半導体基板の一方の主面で前記コンタクト層に接続された第 1 の電極と、前記半導体基板の他方の主面に配設され且つ前記第 1 導電形のクラッド層に電氣的に接続された第 2 の電極とを備えた半導体発光素子において、前記第 1 の電極は前記半導体基板の一方の主面の中央部

分に設けられ、

前記電流ブロック層は第 1 及び第 2 の電流ブロック層から成り、

前記第 1 の電流ブロック層は平面的に見て前記第 1 の電極と重なり合う部分を有するように配置され、

前記第 2 の電流ブロック層は平面的に見て前記コンタクト層を介して前記第 1 の電流ブロック層を包囲し且つ前記半導体基板の側面に露出するように形成されていることを特徴とする半導体発光素子。

【請求項 2】 少なくとも前記半導体基板の側面の光放射領域が粗面に形成されていることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 3】 少なくとも前記半導体基板の側面及び前記一方の主面の光放射領域が粗面に形成されていることを特徴とする請求項 2 記載の半導体発光素子。